

PAT-NO: JP411087336A

DOCUMENT-IDENTIFIER: JP 11087336 A

TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE

PUBN-DATE: March 30, 1999

INVENTOR-INFORMATION:

NAME

KIMURA, CHIKAO

USUI, TAKAHIDE

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NEW JAPAN RADIO CO LTD	N/A

APPL-NO: JP09267825

APPL-DATE: September 12, 1997

INT-CL (IPC): H01L021/316, H01L021/265 , H01L021/76

ABSTRACT:

PROBLEM TO BE SOLVED: To suppress bird's beak formation and form a field oxide film, by forming an oxidation-resistant film on the surface of a semiconductor substrate for opening an oxide film forming region and generating a crystal defect in the semiconductor substrate especially by implanting impurity ions.

SOLUTION: A thin oxide film 2 is formed on the surface of a semiconductor substrate 1 which is composed of silicon single crystal. A nitride film 3 to be an oxidation-resistant film is formed on the oxide film 2. A photoresist film 4 is patterned on the nitride film 3 so as to open an oxide film forming region. The photoresist film 4 is used as the etching mask, the nitride film 3 in the oxide film forming region is removed and the thin oxide film 2 is exposed. Then, argon ions are implanted through the exposed thin oxide film 2. A crystal defect is generated in the semiconductor substrate 1 by the ion implantation. Then, the photoresist film 4 is removed, heat treatment is

performed in the atmosphere that contains oxygen and nitrogen, and a field oxide film 5 is formed on the surface of the semiconductor substrate 1.

COPYRIGHT: (C)1999,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-87336

(43)公開日 平成11年(1999)3月30日

(51)Int.Cl.
H 01 L 21/316
21/265
21/76

識別記号

F I
H 01 L 21/94
21/265
21/76

A
Q
M

審査請求 未請求 請求項の数3 FD (全3頁)

(21)出願番号 特願平9-267825

(22)出願日 平成9年(1997)9月12日

(71)出願人 000191238

新日本無線株式会社
東京都中央区日本橋横山町3番10号

(72)発明者 木村 親夫
埼玉県上福岡市福岡二丁目1番1号 新日本無線株式会社川越製作所内

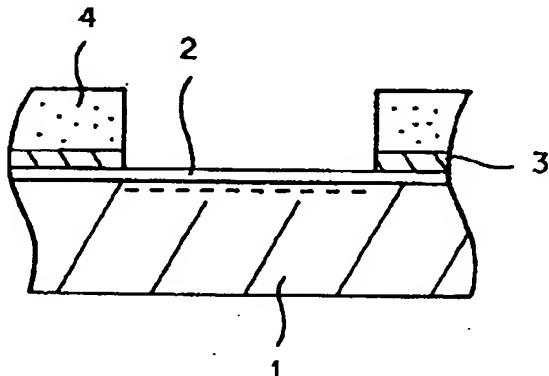
(72)発明者 白井 孝英
埼玉県上福岡市福岡二丁目1番1号 新日本無線株式会社川越製作所内

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【課題】 パーズピークの形成を抑制し、フィールド酸化膜を形成することができる半導体装置の製造方法を提供する。

【解決手段】 フィールド酸化膜の形成領域内に、アルゴンあるいはシリコンイオンを注入し、半導体基板中に結晶欠陥を発生させる。その後、熱酸化を行うと、深さ方向の酸化速度が横方向の酸化速度より早くなり、相対的に、パーズピークの小さいフィールド酸化膜を形成することができる。



1

【特許請求の範囲】

【請求項1】シリコン単結晶からなる半導体基板表面の所定領域に、酸化膜を形成する半導体装置の製造方法において、

前記半導体基板表面に、前記酸化膜形成領域を開口する耐酸化性膜を形成する工程と、

前記開口内の前記半導体基板中に結晶欠陥を発生させる工程と、

該半導体基板を熱処理することにより、前記開口内に、表面に水平な方向にくらべて垂直方向に厚く成長した酸化膜を形成する工程とを含むことを特徴とする半導体装置の製造方法。

【請求項2】請求項1記載の半導体装置の製造方法において、不純物イオンを注入することにより、前記半導体基板中に結晶欠陥を発生させることを特徴とする半導体装置の製造方法。

【請求項3】請求項2記載の半導体装置の製造方法において、前記不純物は、アルゴンあるいはシリコンであることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法に関し、特に、素子分離用の厚い酸化膜（フィールド酸化膜）の製造方法に関する。

【0002】

【従来の技術】シリコン単結晶からなる半導体基板上に、バイポーラトランジスタ、MOSトランジスタ等の半導体装置を形成する場合、予め、素子形成領域の周辺に選択酸化法を用いて、素子分離用の厚い酸化膜（フィールド酸化膜）を形成する。

【0003】従来のフィールド酸化膜は、以下のように形成される。まず、シリコン単結晶からなる半導体基板1表面に、熱酸化法により、薄い酸化膜2を形成し、この薄い酸化膜2上に塗化膜3を全面に堆積させる。次に塗化膜3上に、フィールド酸化膜形成領域を開口するようにホトレジスト膜4をパターニングする（図4）。このホトレジスト膜4をエッチングマスクとして、開口内の塗化膜3をエッチング除去し、薄い酸化膜2を露出させる（図5）。ホトレジスト膜4を除去した後、塗化膜3を耐酸化性膜として使用し、熱酸化を行う。その結果、塗化膜3の開口部分に、厚いフィールド酸化膜5が形成される（図6）。

【0004】

【発明が解決しようとする課題】このような製造方法では、半導体基板表面に対して垂直方向（深さ方向）への酸化膜の成長と同時に、水平方向（横方向）へも酸化膜が成長する。この水平方向へ成長した酸化膜は、いわゆるバーズピークと呼ばれ、微細化の妨げとなっていた。

【0005】バーズピークを小さくする方法として、例えば耐酸化性膜として使用する塗化膜を厚くする方法が

2

提案されている。しかし、塗化膜は形成時の応力が大きく、膜厚を厚くすると、シリコン基板に与えるストレスが大きくなり、転位などの欠陥が発生するという問題点があり、十分に厚い塗化膜を形成することができなかつた。そのため、バーズピークの形成を効果的に抑えることができなかつた。

【0006】本発明は、上記問題点を解消し、バーズピークの形成を抑制し、フィールド酸化膜を形成することができる半導体装置の製造方法を提供すること目的とする。

【0007】

【課題を解決するための手段】本発明は上記目的を達成するため、シリコン単結晶からなる半導体基板表面の所定領域に、酸化膜を形成する半導体装置の製造方法において、前記半導体基板表面に、前記酸化膜形成領域を開口する耐酸化性膜を形成する工程と、前記開口内の前記半導体基板中に結晶欠陥を発生させる工程と、該半導体基板を熱処理することにより、前記開口内に、表面に水平な方向にくらべて垂直方向に厚く成長した酸化膜を形成する工程とを含むことを特徴とするものである。

【0008】特に、不純物イオン、具体的にはシリコン、アルゴンを注入することにより、簡便に、前記半導体基板中に結晶欠陥を発生させることができ、バーズピークの形成を抑制したフィールド酸化膜を形成することが可能となる。

【0009】

【発明の実施の形態】以下、本発明の実施の形態について説明する。まず、表面を清浄化したシリコン単結晶からなる半導体基板1を用意する。酸素及び水素を含む雰囲気で、900～1000°C程度で熱処理し、半導体基板1表面に、厚さ200オングストローム程度の薄い酸化膜2を形成する。

【0010】薄い酸化膜2上に、通常のCVD法によって、耐酸化性膜となる塗化膜3を1000オングストローム形成する。この塗化膜3上に、フィールド酸化膜形成予定領域を開口するように、ホトレジスト膜4をパターニングする（図1）。このホトレジスト膜4をエッチングマスクとして使用し、フィールド酸化膜形成予定領域の塗化膜3を除去し、薄い酸化膜2を露出させる。

【0011】ここで、露出した薄い酸化膜2を通して、加速エネルギー80KeV、注入量 1×10^{16} atom/cm²の条件で、アルゴンイオンを注入する（図2）。このイオン注入によって、図2に破線で示す部分の半導体基板1中には、結晶欠陥が発生する。

【0012】その後、ホトレジスト膜4を除去し、酸素及び窒素を含む雰囲気中で、900～1000°C程度で44分間熱処理し、半導体基板1表面に、厚さ2000オングストローム程度のフィールド酸化膜5を形成する（図3）。

【0013】比較のため、厚さ2000オングストロー

3

ムのフィールド酸化膜5を形成する上記条件で、イオン注入を行わず酸化膜を形成すると、フィールド酸化膜の厚さは、1600オングストロームとなった。

【0014】この場合、両者の深さ方向の酸化膜の成長速度を比較すると、従来方法が36.4オングストローム/分であるのに対し、本発明は、45.5オングストローム/分となり、本発明は短時間に酸化膜を形成することができる事がわかる。一方、バースピークが形成される領域は、結晶欠陥が発生していない部分なので、その成長速度は、本発明、従来方法とも、ほぼ同一となり、酸化時間に比例する。従って、同じ厚さのフィールド酸化膜を形成する場合、短時間の熱処理で終わる本発明の方が、バースピークの形成が少なくなることになる。

【0015】なお、半導体基板1のフィールド酸化膜形成領域に結晶欠陥を発生させることができれば、薄い酸化膜2の膜厚等に応じて、イオン注入の条件を種々変更することが可能である。しかし、表面近傍にのみ結晶欠陥を発生させた後、比較的長時間の熱処理を行うような場合、イオン注入を行う場合と行わない場合とで、酸化膜の成長速度に大きな差が無くなってしまう場合がある。従って、形成するフィールド酸化膜の厚さが厚い場合、結晶欠陥が深い位置に発生するように、イオン注入条件を設定することが必要となる。

【0016】以上、アルゴンイオンを注入した場合を取り、説明を行ったが、これに限定されることなく、シリコンイオンを注入した場合でも、同様にバースピークの形成の少ない、フィールド酸化膜を形成することができる事が確認されている。この場合も、半導体基板中に結晶欠陥を発生させる条件で、シリコンイオンを注

10

20

30

4

入する必要があることはいうまでもない。

【0017】また、耐酸化性膜として薄い酸化膜上に形成した窒化膜を使用する場合について説明を行ったが、これに限らず、種々変更することが可能である。

【0018】

【発明の効果】以上説明したように、本発明によれば、熱酸化の時間を短縮することができ、結果的に、バースピークの形成を少なくすることが可能となり、半導体素子の微細化を図ることが可能となるという効果がある。

【0019】また、厚い窒化膜を形成させる必要がなく、熱酸化の時間を短縮することができるので、素子形成領域の半導体基板に、結晶欠陥を発生させることができないので、半導体素子の高性能化を図ることができるという効果もある。

【図面の簡単な説明】

【図1】本発明の実施の形態を説明する図である。

【図2】本発明の実施の形態を説明する図である。

【図3】本発明の実施の形態を説明する図である。

【図4】従来のフィールド酸化膜の形成工程を説明する図である。

【図5】従来のフィールド酸化膜の形成工程を説明する図である。

【図6】従来のフィールド酸化膜の形成工程を説明する図である。

【符号の説明】

1 半導体基板

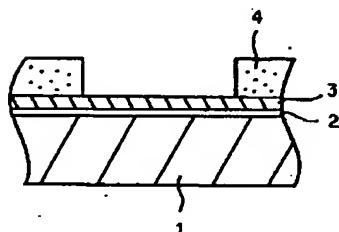
2 薄い酸化膜

3 窒化膜

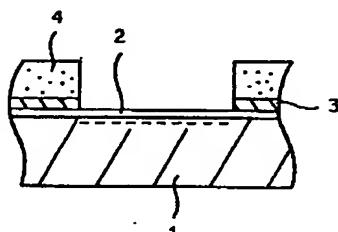
4 ホトレジスト膜

5 フィールド酸化膜

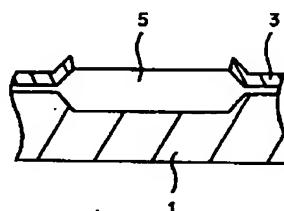
【図1】



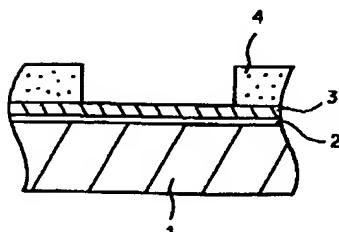
【図2】



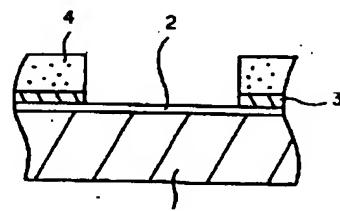
【図3】



【図4】



【図5】



【図6】

